

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

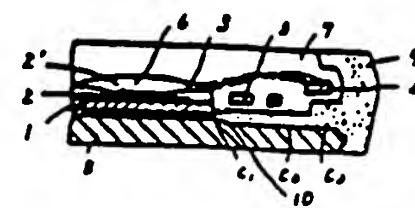
**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

JP 303233555 A
SEP 1988

(54) RESIN SEALED SEMICONDUCTOR DEVICE
(11) 63-233555 (A) (43) 29.9.1988 (19) JP
(21) Appl. No. 62-65715 (22) 23.3.1987
(71) TOSHIBA CORP (72) SHINJIRO KOJIMA
(51) Int. Cl'. H01L23/30, H01L23/34

PURPOSE: To prevent an air gap from occurring between a heat dissipation fin and a first seal part, in a double-molded type resin sealed semiconductor device, by gradually reducing the distance between the first resin seal part and the planar heat dissipation fin toward the bed part of a lead frame.

CONSTITUTION: A semiconductor element 2 is mounted on a bed part 1, which is the conductive metal plate of a lead frame. A pad 2' and an inner lead terminal 3 or 4 are connected with a thin metal wire 5. After the thin wire 5 is covered with an encapsulating agent 6, a first resin seal part 7 is formed. At this time, the seal is performed so that the rear surface of the bed part 1 is exposed. The bed part 1 and a planar heat dissipation fin 8 are arranged in a metal mold with a slight gap C_1 being provided. A second resin seal part 9 is formed. Here, gaps C_2 and C_3 are formed between the seal part 7 and the fin 8 so that the flow path of the second resin is gradually reduced toward the gap C_1 . Since the gap C_1 is excellently filled with the second resin, voids do not remain, and the heat dissipation characteristic becomes excellent.



③公開特許公報 (A) 昭63-233555

④Int.Cl.
H 01 L 23/30
23/34類別記号 厅内整理番号
B-6835-5F
B-6835-5F

⑤公開 昭和63年(1988)9月29日

審査請求 未請求 発明の数 1 (全4頁)

⑥発明の名称 衝撃封止型半導体装置

⑦特願 昭62-65715
⑧出願 昭62(1987)3月23日

⑨発明者 小島 伸次郎 神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内

⑩出願人 株式会社東芝 神奈川県川崎市幸区堀川町72番地
⑪代理人 井理士 井上 一男

明 篇

1. 発明の名称

衝撃封止型半導体装置

2. 特許請求の範囲

導電性金属板裏面にマウントする半導体ダイオードと、この裏面に配置する遮断をもつリード端子と、このリード端子と導電半導体ダイオードを接続する金属基板と、この金属基板及び導電半導体ダイオードを複数し前記導電性金属板の裏面を露出して封止構造とする第1の衝撃封止部と、前記導電性金属板の裏面と僅かな距離を、並行して対向配置する板状の放熱フィンと、この僅かな距離をうの導電板状の放熱フィンの裏面を露出し前記第1の衝撃封止部を含めて封止構造する第2の衝撃封止部とをもつ衝撃封止型半導体装置において、

前記板状の放熱フィンと導電性金属板裏面との距離を最小とし、前記放熱フィンと第1の衝撃封止部間の距離、前記金属基板を接続する前記リード端子に対応する第1の衝撃封止部と前記板状の放熱フィン間の距離を依次増大することを特徴とする。

る衝撃封止型半導体装置。

3. 発明の図面な説明

(発明の目的)

(装置上の利用分野)

本発明は衝撃封止型半導体装置の構造に関するもので、特にトランジスタアレイ、SCAアレイ等のパワーセンサーや、パワートランジスタならびにパワーSSOI等の高出力半導体装置に適用する二重にモールドを施した半導体装置に関するものである。

(発明の技術)

最近の半導体装置には单一の半導体ダイオードで構成するものの外に、複数の半導体ダイオードならびに付属部品を一組としたモジュールタイプも多用されており、その放熱性を改善するにはリードフレームにマウントした半導体ダイオードと共に放熱フィンもトランスマウントする方がが採用されている。

このようなモジュール製品では複数の半導体ダイオードをマウントする寸法の大きいリードフレームを用いるため衝撃封止構造工場中に用意して、放熱

フインとリードフレームのペンド部が異常に陥くなったりにげられることがある。

このために、被膜封止（トランスファモールド）工程を成形部に分けて実施する方法が採用されており、リードフレームのペンドと放熱フイン部の距離を所定の値に維持できるので、放熱性の改善に役立つところが大きい。

第10図によりこの二重モールド方式を説明する。第10図は二重モールドを施した製品の断面図、この構造を構成する第1の被膜封止部と内蔵した放熱部へモ、リードフレームのペンド部26と放熱フイン21を直かな距離を保って金属内に配置した第一の被膜封止部22と同様なエポキシ樹脂によって封止成形を行って第二の被膜封止部23を設ける。

この二重モールド方式の結果、ペンド部26にダイポンディングした半導体素子24ならびにリードフレームのリード端子25を接続する金属端子26等が埋設すると同時に、放熱フイン21の一端はこの封止部と対接して表面を形成する。

（発明が解決しようとする問題）

このような二重モールド方式を適用した被膜封止部半導体装置は前述のように放熱フインと、半導体素子をダイポンディングしたリードフレームのペンド部間を直かな距離とし、更にこの空間に封止部部を充填するので熱放散性に優れた特徴を有している。これに反して、前記空間に封止部が入りにくいためエアボイドが発生しやすい。また、この被膜封止部の境界に機械的強度をもたらすと、異物やエアギャップが入り易い箇所があり、これが基で放熱特性が劣化する。

本発明は上記欠点を除去する新規な被膜封止部半導体装置を提供することを目的とする。

（発明の構成）

（問題点を解決するための手段）

二重モールド方式を適用した被膜封止部半導体装置における板状の放熱フインと、リードフレームのペンド部間の距離を金属端子を充填する第2の被膜封止部のエアギャップ等を解消するために、この種の封止部と接続する板状の放熱フインと第1の被膜封止部間の距離と前記端子金属板

にマウントした半導体素子と電気的接続を保るべく配置した金属端子にはリード端子を連結しこれに対応する第1の被膜封止部と板状放熱フイン部の距離とを取次増大する手段を採用する。

（作用）

このように本発明で示す封止部に充填する接着剤の量を取次増大するように配置しているので、入り易く使ってエアボイドの発生を防止して、被膜封止部半導体装置に必要な機械性ならびに熱放散性を確保したものである。

（実施例）

第1図乃至第9図に本発明の実施例を示すが、従来の技術と異様な構造が組合せ一體にあるが、断面図を以て説明する。

この実施例は半導体素子26とリードフレーム（第5図）をもつ被膜封止部半導体装置であり、この半導体素子26をマウントするリードフレームは既に直線的な構造が必要となるが、その上部部を第2図に示す。

半導体素子26にペンド部27に接続する金属端子

…にマウントされているが、そのパターンは直線でありかつ接觸面が大きいことが良く判る。一方このリードフレームは第1図等に示すように導電性金属端子…と内蔵リード端子部3ならびに接続する、ようく金属端子をポンディングする外蔵リード端子部4の3部分の端子を直に接続するように配置してこの導電性金属端子…を接続の位置にする。

半導体素子26に接するペンド部27と外部リード端子部4には通常のポンディング性によって金属端子を接続して電気的接続を図り、これをエンチャップ部6によって被膜封止部7のエポキシ樹脂によるトランスファモールド工程を経て第1の被膜封止部7を設ける。この結果半導体素子26、内部外部リード端子3、4は、金属端子5とエンチャップ部6は接続されるものの、導電性金属端子…の高さはこの第1の被膜封止部7表面に突出する。

更に突出した導電性金属端子…に対して何かの距離を保って板状の放熱フイン8を被膜モールド用金属内に設けて第2の被膜封止部9を形成する。

この場合、板状の放熱フィン⑨と導電性金属板①の間に設けたC.、内部リード③に対応する第1の板面制止部⑦と板状の放熱フィン⑨間に設けたC.、外部リード④に対応する第1の板面制止部⑦と板状の放熱フィン⑨間に設けたC.、として導電板面が流れ易いように配慮している。C.に示す範囲を構成するには第1面に示すように板状の放熱フィン⑨の所定位置即ち内部リード端子③に対応する位置にプレス加工で凹部⑩を設けるか、第9面に示すように第1の板面制止部⑦の厚さを小さくしても良い。尚このトランスマーキュード工種におけるゲート位置はC.方向に設けて前述のように導電板面の流れを改善して最も良いC.の通過を良好にする。

更にこの導電板面の流れに配慮した例が第3～4図、第6～8図であり、結果的には第2の板面制止部⑨が第1の板面制止部⑦を閉め付けて板状の放熱フィン⑨と導電性金属板①間にエアーキャップを防止している。

この第4図は第2の板面制止部⑨を構成する。

制止部⑨に対してUncer Cytの逆テープであって斜度は5°より斜度は10°以上に設置する。

この段階は半導体端子②の外側をほぼ囲んで付けられているので、前記C.の範囲を持つ導電性金属板①と板状の放熱フィン⑨間に充填する第2の板面制止部⑨の位置性が改善されて、第1の板面制止部⑦を閉め付ける効果を発揮する。

尚第4図に示すように第1の板面制止部⑦が露出する面積は第1の板面制止部⑦の設置面積の約50%が斜度しく、導電力を発めるために少なくするとC.、更に所定の寸法に取ることができます。ボイドが抜けずに起動不良となる。これは第2の板面制止部⑨設置時にC.、底面をもった底面が後から充填されてここでの板面圧が小さくなつてかつボイドを埋込みあいためである。

(発明の効果)

この二重マーキュード方式も使用した板面制止部半導体板面では板状放熱フィンと第1の板面制止部間に第2の板面制止部が充填されなくて、エ

アボードされた板面制止部半導体板面の上部面であり第1及び第2の板面制止部⑦、⑨が連続して底面を形成しているが、この第1の板面制止部⑦の外側にA～Eとの段階を形成している。第3図イは、第1の板面制止部⑦を形成してから不規則分を除去した成形品の平面図であり、これをA～A線に沿って切削した面が第3面である。

この段階は、第2の板面制止部⑨との距離を大きくするために半導体端子の外観言い換えると導電性金属板①の中央位置に形成し、この成形に当っては段階に相当する上部キャビティの成形型を使用し、かつこの導電性金属板①の裏面が第1の板面制止部⑦の裏面を下部キャビティの裏面に相当配置してトランスマーキュード工種を実現して得られる。

第6図～第8図は第4図に示したB～B、C～C、D～Dの各部に沿って切削した成形品の断面図であり、第1の板面制止部⑦の段階⑨a～9dにエボキシ樹脂で構成する第2の板面制止部⑨a～9dが見える。第7図に示す段階テープ⑧は第2の板面

制止部⑨に対してUncer Cytの逆テープであって斜度は5°より斜度は10°以上に設置する。

この段階は半導体端子②の外側をほぼ囲んで付けられているので、前記C.の範囲を持つ導電性金属板①と板状の放熱フィン⑨間に充填する第2の板面制止部⑨の位置性が改善されて、第1の板面制止部⑦を閉め付ける効果を発揮する。

又斜度2°の板状放熱フィンを使用して外見寸

法が77(幅)×27(高)×7(厚)mmである第4図の板面制止部半導体板面を試験としてC.を0.34mmとすると、ピーグ値として0.98Vを1分でクリアで0.03mでは1×4.917×1分をクリアした。

4. 本部の簡単な説明

第1図は本発明の供する半導体板面の断面を示す断面図、第2～4はリードフレームの平面図、第5図イは第1の板面制止部の状態を示す上部面、第3図ロは第3図イをA～A線に沿って切削した断面図、第4図は本発明に供する半導体板面の上部面、第5図はこの半導体板面の断面図、第6～第9図は第4図のB～B、C～C、D～D線に沿って切削した断面図、第9図は本発明に供する半導体の断面を示す断面図、第10図には底面板面の断面図である。

代理人 内電士 史上一男

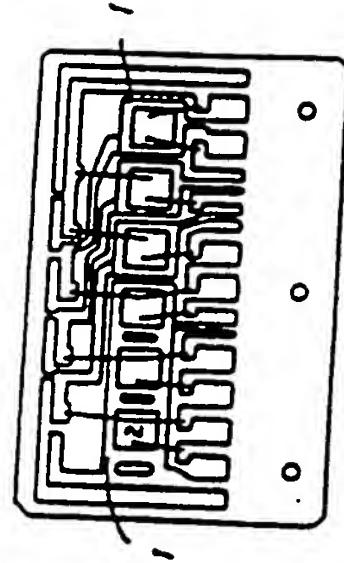
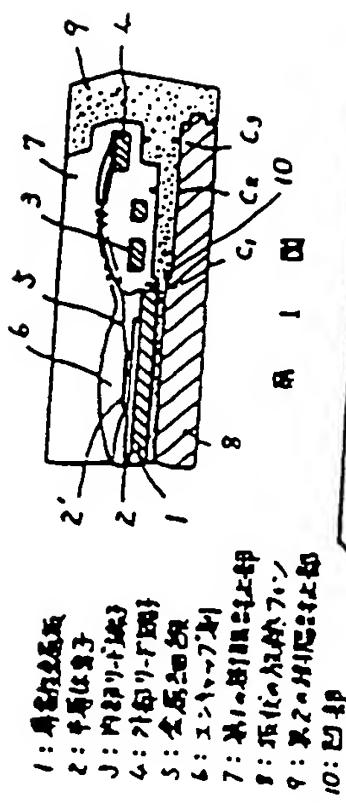


図 2

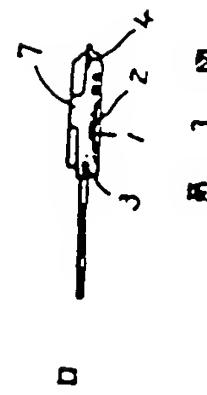
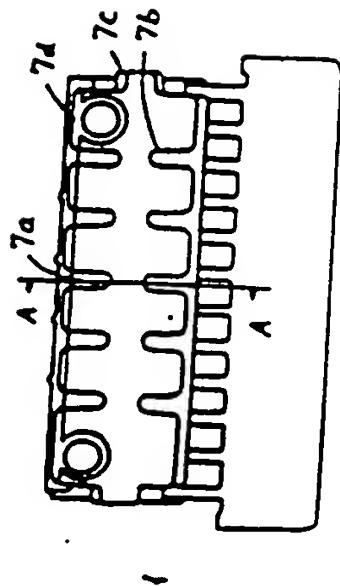


図 3

